

عنوان مقاله:

بررسی تکنیکهای Bulk-driven و DTMOS در طراحی مدارات تقویت کننده های عملیاتی ولتاژ و توان پایین

محل انتشار:

کنفرانس بین المللی یافته های نوین پژوهشی در مهندسی برق و علوم کامپیوتر (سال: 1394)

تعداد صفحات اصل مقاله: 11

نویسندگان:

هادی طاهرزاده - دانشگاه آزاد اسلامی واحد بندرعباس، گروه مهندسی برق، بندرعباس، ایران،

علی تجویدی - دانشگاه آزاد اسلامی واحد بندرعباس، گروه مهندسی برق، بندرعباس، ایران،

خلاصه مقاله:

در این مقاله به بررسی تکنیکهای MOSFET Dynamic Threshold voltage و Bulk-Driven ((DTMOS به منظور طراحی مدارات مجتمع آنالوگ ولتاژ و توان پایین پرداخته شده است. دو تکنیک ارائه شده برای طراحی تقویت کننده عملیاتی ولتاژ و توان پایین در ناحیه زیر آستانه جهت کاربردهای پزشکی با ولتاژ کاری 4.0 ولت مورد استفاده قرار گرفته است. تقویت کننده عملیاتی در تکنولوژی CMOS 0.18 μ m TSMC طراحی و شبیه سازی شده است. با استفاده از تکنیک DTMOS بهره حلقه باز 26.66 دسیبل، پهنای باند بهره واحد 2.6 کیلوهرتز، حاشیه فاز 56.8 درجه و توان مصرفی 96.3 نانو وات می باشد و با استفاده از تکنیک Bulk-driven بهره حلقه باز 05.5 دسی-بل، پهنای باند بهره واحد 5.8 کیلوهرتز و حاشیه فاز 25.8 درجه و توان مصرفی 96.3 نانو وات می باشد. نتایج حاصل از شبیه سازی بیانگر این است که تکنیک DTMOS دارای بهره و پهنای باند بالاتری می باشد

کلمات کلیدی:

DTMOS، bulk-driven، کم توان، کم ولتاژ، آپ امپ، زیر آستانه

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/404932>

