

عنوان مقاله:

مدل سازی حلقه ی قفل فاز با مدل اصلاح شده با استفاده از SystemC-AMS

محل انتشار:

اولین همایش ملی مهندسی برق ایران (سال: 1392)

تعداد صفحات اصل مقاله: 1

نویسندگان:

منا خزایی زاده - دانشجوی کارشناسی ارشد دانشکده برق و کامپیوتر دانشگاه تربیت دبیر شهید رجایی، تهران

پرویز امیری - استادیار دانشکده برق و کامپیوتر دانشگاه تربیت دبیر شهید رجایی

خلاصه مقاله:

امروزه یکی از مهم ترین چالش های صنعت طراحی سیستم های مختلط و پیچیده، دستیابی به یک طرح اولیه و یکپارچه در یک محیط برای کاهش احتمال خطا و افزایش بازدهی می باشد. سیستم C یک زبان توصیف سخت افزار - نرم افزار، آنالوگ - دیجیتال و یک زبان توصیف سطح سیستم می باشد. یک زبان توصیف سخت افزار است زیرا اجازه مدل سازی طراحی ها را در سطح انتقال ثبات (RTL) می دهد و زبان توصیف مشخصه های سطح سیستم است زیرا اجازه مدل سازی طراحی را در سطح الگوریتمی می دهد. در این مقاله برای معرفی یک متودولوژی مدل سازی نو، یک بخش اساسی هر سیستم مخابراتی امروز یعنی حلقه قفل فاز که دارای اجزای آنالوگ و دیجیتال در کنار یکدیگر است، با استفاده از SYSTEMC و SYSTEMC_AMS که یک توسعه ی جدید برای مدل سازی آنالوگ و سیگنال مختلط و فرکانس بالا می باشد. در محیط VISUAL STUDIO، مدل می شود. این PLL در فرکانس 12. GMHz هم در سطح سیستمی و هم RTL با استفاده از توصیف سیستمی بخش های داخلی (VCO، آشکارساز فاز و فرکانس، LPF) مدل می شود. با نشان داده توانایی زبان جدید در مدل سازی سیستم های پیچیده ی سیگنال مختلط، این کار می تواند شروعی برای استفاده از این پلت فرم مدل سازی از سطح بالا تا RTL باشد.

کلمات کلیدی:

مدل سازی سیگنال مختلط، سیستم C، سطوح انتزاع، مدل سازی سطح سیستم، حلقه ی قفل فاز

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/268759>

