

## عنوان مقاله:

طراحی مدولاتور سیگما - دلتا درجه دو با توان مصرفی کم با استفاده از روش CMFB

## محل انتشار:

اولین کنفرانس ملی نانو الکترونیک ایران (سال: 1391)

تعداد صفحات اصل مقاله: 7

## نویسندگان:

پیمان پارسا - دانشجوی کارشناسی ارشد دانشگاه آزاد اسلامی واحد بوشهر

علی رفیعی - استادیار دانشگاه آزاد اسلامی واحد کازرون

زینب محمدی فرد - دانشجوی کارشناسی ارشد دانشگاه آزاد اسلامی

## خلاصه مقاله:

در این مقاله یک مدولاتور دلتا-سیگمای درجه دو و تک حلقه با ولتاژ تغذیه و توان مصرفی پایین جهت کاربرد در سیستمهای قابل حمل (Portable) ارائه شده است. در ساختار این مدولاتور که در طراحی آن از تکنولوژی CMOS 0.18 $\mu$ m استفاده شده است با معرفی و بهره گیری از یک تکنیک جدید برای پیاده سازی مدارات CMFB نوع بهبود یافته ای از مدارات تقویت کننده سوئیچ شونده [Switched-Opamp(SO ارائه می گردد. همچنین برای افزایش محدوده DR مدولاتور، با استفاده از دوبرابر کننده ولتاژ برای تحریک سوئیچهای ورودی، محدوده مجاز سیگنال ورودی تقویت شده است. مطابق شبیه سازی های انجام شده تحت نرم افزار HSPICE و با در نظر گرفتن پهنای باند ورودی 16 کیلوهرتز، مقدار OSR مساوی 128 و ولتاژ تغذیه 0.9 ولت، مقدار توان مصرفی 54 میکرو واتمی باشد. همچنین مقدار DR و SNDRmax بدست آمده نیز به ترتیب برابر با 80 و 86 دی بی اندازه گیری شده است.

## کلمات کلیدی:

مدولاتور دلتا-سیگما، ولتاژ پائین، توان پائین CMOS مدارات CMFB

## لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/193154>

