سیویلیکا – ناشر تخصصی مقالات کنفرانس ها و ژورنال ها
گواهی ثبت مقاله در سیویلیکا
CIVILICA.com

عنوان مقاله:

طراحی یک سلول جدید بسیار توان پایین SRAM با بهبود حاشیه نویز خواندن

محل انتشار:

فصلنامه صنایع الکترونیک, دوره 8, شماره 3 (سال: 1396)

تعداد صفحات اصل مقاله: 10

نویسندگان:

محمد غلامی – استادیار دانشگاه مازندران، دکترای الکترونیک

شکوفه نقی زاده – موسسه آموزش عالی روزبهان، کارشناسی ارشد کامپیوتر

خلاصه مقاله:

امروزه حافظه های استاتیک یکی از قسمت های مهم مدارات دیجیتال می باشند و به علت سرعت و قدرت مناسب، در ساخت پردازنده ها، به کارگرفته می شوند. همچنین از حافظه های استاتیک به منظور ایجاد حافظه های نهان استفاده می شود. با افزایش درخواست کاربردهای باطری محور، توجه ویژه ای به متدهای کاهش توان مصرفی بلوک های حافظه شده است. سلول های حافظه های استاتیک اغلب در مد نگهداری داده هستند. علاوه بر این با بزرگ شدن سایز حافظه های استاتیک، توان استاتیک اهمیت ویژه ای می یابد و بخش بیشتر توان مصرفی را به خود اختصاص می دهد، در نتیجه کاهش توان استاتیک در اولویت طراحی قرار می گیرد. در این مقاله یک سلول جدید حافظه ارائه شده است که کاهش توان استاتیک را به همراه دارد. در این طرح با قابلیت مسیر خواندن و نوشتن جداگانه، توان استاتیک نسبت به سلول سنتی شش ترانزیستوری ۲۱/۷۸% کاهش و حاشیه نویز استاتیک خواندن نسبت به سلول سنتی شش ترانزیستوری ۵۹/۲۰۲% افزایش یافته است. به منظور ارزیابی عملکرد سلول ارائه شده و مقایسه نتایج، شبیه سازی ها در تکنولوژیTSMC ۱۳۰nm CMOS و تحت ولتاژ تغذیه ۲/۱ ولت صورت پذیرفته است.

کلمات کلیدی:

SRAM, کانال کوتاه, حاشیه نویز استاتیک خواندن, حافظه های استاتیک, توان استاتیک پایین

لینک ثابت مقاله در پایگاه سیویلیکا:

https://civilica.com/doc/1804532