

عنوان مقاله:

قابلیت اطمینان مدارهای دیجیتال با استفاده از گراف های سیگنال گذر احتمالاتی

محل انتشار:

فصلنامه مهندسی برق دانشگاه تبریز، دوره 50، شماره 2 (سال: 1399)

تعداد صفحات اصل مقاله: 11

نویسندگان:

وحید حمیتی واقف - گروه پژوهشی فناوری اطلاعات و ارتباطات - پژوهشگاه نیرو

علی پیروی - دانشکده مهندسی - دانشگاه فردوسی مشهد

خلاصه مقاله:

کوچک شدن ابعاد ترانزیستورها سبب افزایش قابلیت های متعدد مدارهای دیجیتال شده ولی آسیب پذیری آنها را در برابر خطاهای گذرا بیشتر کرده است. بنابراین تعیین نقاط حساس مدارهای دیجیتال در نقاط مختلف مدار از موارد ضروری در طراحی مدارهای دیجیتال به ویژه در فناوری های جدید چند نانومتری می باشد. از سوی دیگر افزایش تعداد گیت های مدارهای دیجیتال و تنوع خطاهای گذرا در آنها همراه با نحوه انتشار خطا در مدار، موجب می شود تا برآورد آسیب پذیری در برابر خطاهای گذرا بسیار پیچیده باشد. علاوه بر دقت محاسبات، موضوعاتی از قبیل مقیاس پذیری روش، پیچیدگی محاسباتی، زمان محاسبه و حافظه مصرفی نیز باید در نظر گرفته شوند. در این مقاله، ابتدا مفهوم گراف های گذر سیگنال احتمالاتی معرفی می شود و سپس روشی نوین برای تحلیل آن ها پیشنهاد می شود که ضمن حفظ دقت، از سرعت محاسبه و مقیاس پذیری بالایی برخوردار است. تحلیل احتمالاتی مسیرهای بازهمگرا¹، استفاده از روش تکرار نقطه ثابت و به کارگیری ماتریس های تَنک² از ویژگی های خاص روش پیشنهادی می باشد. با استفاده از روش پیشنهادی، قابلیت اطمینان مدارهای دارای فیدبک و مدارهای ترتیبی نیز مورد ارزیابی قرار می گیرد. در نتیجه شبیه سازی ها، پیچیدگی محاسباتی روش پیشنهادی برای تحلیل مداری با N گره در هر دو حالت ترکیبی و ترتیبی به ترتیب برابر $O(N0.85)$ و $O(N0.99)$ می باشد.

کلمات کلیدی:

آسیب پذیری مدار دیجیتال، خطای گذرا، گراف احتمالاتی، روش مقیاس پذیر، ماتریس های تَنک، مدارهای ترکیبی و ترتیبی

لینک ثابت مقاله در پایگاه سیویلیکا:

<https://civilica.com/doc/1124025>

